1. **"Se denomina algoritmo de sustitución en una memoria caché a una política de escritura en memoria principal" (122)**

Esto es raro, en ningún lado en la página 122 del libro dice que se llama "Algoritmo de Sustitución".

El "Algoritmo de Reemplazo" es el que se utiliza para la actualización de la memoria caché. Pero cuando se refiere a la actualización de la memoria principal no le da ningún nombre.

Como Reemplazo y Sustitución son sinónimos, creo que la oración sería Falsa y la justificación sería: "El algoritmo de sustitución en memoria caché es para actualizar la memoria caché".

1. **"La trampa es una excepción en la que no se sabe la localización exacta que la generó" (267)**

Falso, es un aborto. (Angulo, página 267).

1. **"Se debe considerar que la paginación por demanda admite la segmentación de una página, razón por la cual la MMU cuenta con una unidad de paginación y una de segmentación"**

Falsa.

La MMU cuenta con la unidad de Paginación y la de Segmentación, pero cuando está habilitada la Paginación se hace la "segmentación paginada" (a un segmento se lo divide en páginas) que no es la "segmentación de una página". (Angulo, página 195).

Por otra parte en el libro no dice nada de "Paginación por Demanda" en los Capítulos 8 y 9.

1. **"Nivel de Privilegio de la E/S (IOPL) es un atributo del descriptor de segmento" (255)**

Falso.

Los atributos que tiene el Descriptor de Segmento son: Bit de Presencia, Nivel de Privilegio, Clase de Segmento, Tipo, Accedido, Granularidad, Defecto/Grande, Disponible.

(Stallings, página 255). (Angulo, página 185).

1. **"El bit de granularidad indica si el campo límite debe ser intepretado en unidades de bytes o páginas" (253)**

Verdadero.

Si G = 0 es en bytes, Si G = 1 es en páginas.

(Stallings, página 253). (Angulo, página 185).

1. **"Robo de clico significa que el procesador roba un ciclo de acceso a memoria para la transferencia vía DMA"**

Falso.

La DMA es quién le roba el ciclo.

"debe forzar al procesador a que suspenda temporalmente su funcionamiento. Esta última técnica es la más común y se denomina robo de ciclo, puesto que, en efecto, el módulo de DMA roba un ciclo de bus". (Angulo, página 195).

1. **"La interfaz de arbitraje de un bus controla los ciclos de bus que permiten el acceso a memoria y a la E/S"**

Verdadero.

"Es responsable de asignar tiempos en el bus" (Stallings, página 73)

En Angulo aparece como "controlador" en vez de "arbitraje" en la página 301.

1. **"La FPU puede operar con tipo de dato BCD"**

Verdadero.

El Coprocesador Matemático (FPU) almacena la información en un formato único, coma flotante y precisión extendida coinciden con ese formato, pero también puede trabajar con: Enteros y Decimal Empaquetado (BCD). (Angulo, página 320).

1. **"La FPU puede operar con tipo de datos entero"**

Verdadero. El Coprocesador Matemático (FPU) almacena la información en un formato único, coma flotante y precisión extendida coinciden con ese formato, pero también puede trabajar con: Enteros y Decimal Empaquetado (BCD). (Angulo, página 320)

1. **"En un modelo no segmentado, la decodificación del código de operación es previa al cálculo de la dirección efectiva del operando" (57)"**

Falso. Todos los modelos son segmentados, pueden ser paginados o no.

Si no dijese "modelo no segmentado" la decodificación del código de operación es previa al cálculo de la dirección del operando, por lo que sería Verdadero. (Stallings, página 57).

1. **"En predicción de saltos una técnica se denomina tabla histórica de datos" (413)**

Verdadero. "Tabla de historia de saltos". (Stallings, 414).

1. **"Una memoria caché es más veloz que una memoria DRAM debido a su tecnología".**

Verdadero.

Aunque no sé si es por su tecnología. La Memoria Caché es de tipo SRAM.

1. **"En una estructura de bus la línea de control reloj se utiliza para sincronizar las operaciones" (69)**

Verdadero.

Reloj (Clock): se utiliza para sincronizar las operaciones. (Stallings, página 69).

En Angulo no hay nada de esto. Menos mal que hay que leer de Angulo nada más.